



⑮ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

⑫ Off nl gungsschrift
⑩ DE 100 62 494 A 1

⑨ Int. Cl. 7:
H 01 L 21/336
H 01 L 21/8234

②① Aktenzeichen: 100 62 494.4
②② Anmeldetag: 15. 12. 2000
②③ Offenlegungstag: 29. 5. 2002

BEST AVAILABLE COPY

DE 100 62 494 A 1

Mit Einverständnis des Anmelders offengelegte Anmeldung gemäß § 31 Abs. 2 Ziffer 1 PatG

⑦① Anmelder:
Infineon Technologies AG, 81669 München, DE

⑦② Vertreter:
PAe Reinhard, Skuhra, Weise & Partner, 80801
München

⑦③ Erfinder:
Curello, Giuseppe, Catania, IT

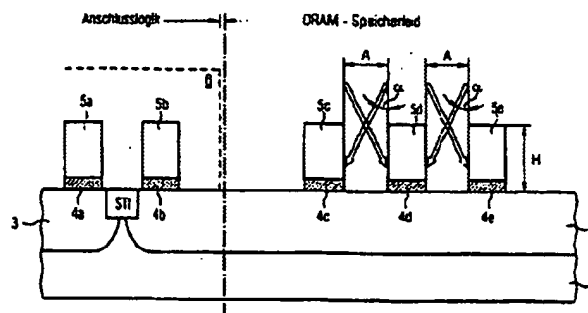
⑥⑥ Entgegenhaltungen:
DE 197 42 397 A1
US 58 69 385

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

⑥⑤ Verfahren zur Herstellung von Abstandsoxidschichten

⑦④ Verfahren zur Herstellung von Abstandsoxidschichten an den Seitenwänden von Feldeffekt-Transistoren mit den folgenden Schritten: nämlich Ausbilden von Steuerelektroden (5c, 5d, 5e) aus Polysilizium auf einem Halbleitersubstrat (1), die jeweils durch eine Gate-Oxidschicht (4c, 4d, 4e) von dem Halbleitersubstrat (1) getrennt liegen, Implantieren von Ionen in die Seitenwände der gebildeten Steuerelektroden (5c, 5d, 5e), wobei die implantierten Ionen die Oxidationsrate des Polysiliziums erhöhen, thermisches Oxidieren der implantierten Steuerelektroden (5c, 5d, 5e) mit einer bestimmten Oxidationstemperatur zur Ausbildung der Abstandsoxidschichten (7).



DE 100 62 494 A 1

Beschreibung

[0001] Die Erfindung betrifft ein Verfahren zur Herstellung von Abstandsoxidschichten an Seitenwänden von Feldeffekt-Transistoren, insbesondere von DRAM-Feldeffekt-Transistoren.

[0002] Abstandsoxidschichten an den Seitenwänden von Steuerelektroden eines Feldeffekt-Transistors vermindern die Überlappungskapazität zwischen der Steuer- bzw. Gate-Elektrode und Drain- bzw. Source-Bereichen des Halbleitersubstrats. Darüber hinaus verhindern Abstandsoxidschichten an den Seitenwänden der Gate-Elektrode Kurzschlüsse zwischen Gate-Elektrode und dem Halbleitersubstrat.

[0003] Die Abstandsoxidschichten bzw. SWOX (Side Wall Oxide) werden herkömmlicherweise über den aktiven Dotierungsbereichen, bspw. den Source- und Drain-Bereichen des Feldeffekt Transistors aufgewachsen. Das Aufwachsen der Abstandsoxidschichten an den Seitenwänden der Gate-Elektrode erfolgt mittels thermischer Oxidierung der Gate-Elektrode. Während der thermischen Oxidation der Steuer- bzw. Gate-Elektrode wird gleichzeitig eine Oxidschicht auf den frei liegenden Flächen des Halbleitersubstrats zwischen den Gate-Elektroden aufgewachsen. Diese auf dem Boden zwischen den Steuerelektroden aufgewachsene Oxidschicht dient zur Abbremsung von Implantierungsimpulsen bei späteren Implantierungsschritten zur Ausbildung der Source- und Drain-Bereiche. Damit die Überlappungskapazität zwischen den Gate-Elektrode und den Drain- bzw. Source-Bereichen möglichst gering ist, ist es wünschenswert, dass die Dicke der Abstandsoxidschichten an den Seitenwänden der Gate-Elektroden relativ gross sind, während die Dicke der Abbremsoxidschichten auf dem Bodenflächen zwischen den Gate-Elektroden relativ gering sein muss, damit die Energie zur Implantierung der Implantierungsimpulsen zur Ausbildung der Source- und Drain-Bereiche nicht zu gross wird. Eine grössere Dicke der Abstandsoxidschicht im Vergleich zu der Dicke der Abbremsoxidschichten wird bisher durch die Implantierung von Stickstoffionen in die Bodenflächen zwischen den Gate-Elektroden erreicht.

[0004] Die Fig. 1a, 1b zeigen schematisch die Vorgehensweisen zur Herstellung von Abstandsoxidschichten und Abbremsoxidschichten mit unterschiedlichen Dicken nach dem Stand der Technik.

[0005] Wie man aus Fig. 1a erkennen kann, werden hierzu herkömmlicherweise Stickstoffionen parallel zu den Seitenwänden der Steuerelektroden in die Bodenflächen des Halbleitersubstrats implantiert. Durch die Implantierung von Stickstoffionen wird die Oxidationsrate des Halbleitersubstrats beim thermischen Oxidationsvorgang verringert. Wird das derart mit Stickstoffionen implantierte Halbleitersubstrat und die darauf ausgebildeten Gate- bzw. Steuerelektroden einem thermisch Oxidationsprozess ausgesetzt, entsteht an den Seitenwänden der Gate- bzw. Steuerelektroden eine Abstandsoxidschicht mit der Dicke D, die größer ist als die Dicke d der Abbremsoxidschichten am Boden zwischen den Steuerelektroden. Der Nachteil bei diesem herkömmlichen Verfahren besteht darin, dass die in dem Halbleitersubstrat implantierten Stickstoffionen bei nachfolgenden thermischen Oxidationsschritten diffundieren und die elektrischen Eigenschaften des Feldeffekt-Transistors verschlechtern.

[0006] Es ist daher die Aufgabe der vorliegenden Erfindung ein Herstellungsverfahren zur Herstellung von Abstandsoxidschichten an den Seitenwänden von Feldeffekt-Transistoren zu schaffen, bei der die Dicke der Abstandsoxidschichten einstellbar ist, ohne dass die elektrischen Eigenschaften des Feldeffekt-Transistors beeinträchtigt werden.

[0007] Diese Aufgabe wird sinngemäß durch ein Verfahren mit dem in Patentanspruch 1 angegebenen Merkmalen gelöst.

[0008] Die Erfindung schafft ein Verfahren zur Herstellung von Abstandsoxidschichten an den Seitenwänden von Feldeffekt-Transistoren mit den folgenden Schritten:

(a) Ausbilden von Steuerelektroden aus Polysilizium auf einem Halbleitersubstrat, die jeweils durch eine Gate-Oxidschicht von dem Halbleitersubstrat getrennt liegen;

(b) Implantieren von Ionen in die Seitenwände der gebildeten Steuerelektroden, wobei die implantierten Ionen die Oxidationsrate des Polysiliziums erhöhen; und thermisches Oxidieren der implantierten Steuerelektroden mit einer bestimmten Temperatur zur Ausbildung der Abstandsoxidschichten. Bei dem erfindungsgemäßen Herstellungsverfahren werden die Ionen vorzugsweise unter einem bestimmten einstellbaren Implantierungswinkel in Bezug auf die Seitenwände implantiert.

[0009] Die Steuerelektroden werden vorzugsweise mit einer bestimmten Höhe und mit einem bestimmten Abstand zueinander ausgebildet.

[0010] Der Implantierungswinkel wird dabei vorzugsweise kleiner als ein maximaler Implantierungswinkel eingestellt, wobei der maximale Implantierungswinkel von der Höhe der ausgebildeten Steuerelektroden und dem Abstand zwischen den Steuerelektroden abhängt.

[0011] Bei einer besonders bevorzugten Ausführungsform des erfindungsgemäßen Herstellungsverfahrens sind die in den Seitenwänden implantierten Ionen Fluorionen und/oder Argonionen. Beim thermischen Oxidieren der implantierten Steuerelektroden werden vorzugsweise zusätzlich Abbremsoxidschichten zwischen den Steuerelektroden auf dem Halbleitersubstrat ausgebildet, durch die Ionen zur Ausbildung der Source- und Drain-Bereiche der Feldeffekt-Transistoren bei einem Implantierungsvorgang abgebremst werden.

[0012] Die Dicke der Abbremsoxidschicht ist dabei vorzugsweise geringer als die Dicke der Abstandsoxidschicht.

[0013] Die Feldeffekt-Transistoren bilden vorzugsweise einen DRAM-Speicher.

[0014] Im Weiteren werden bevorzugte Ausbildungen des erfindungsgemäßen Herstellungsverfahrens unter Bezugnahme auf die beigefügten Figuren zur Erläuterung erfindungswesentlicher Merkmale beschrieben.

[0015] Es zeigen:

[0016] Fig. 1a, 1b ein Herstellungsverfahren zur Herstellung von Abstandsoxidschichten nach dem Stand der Technik;

[0017] Fig. 2a, 2b Schnittansichten zur Erläuterung des erfindungsgemäßen Herstellungsverfahrens;

[0018] Fig. 3 eine schematische Ansicht zur Erläuterung des maximalen Implantierungswinkels.

[0019] Im Weiteren wird beispielhaft die Herstellung von Abstandsoxidschichten an Seitenwänden von Feldeffekt-Transistoren des DRAM-Speichers anhand der Fig. 2a, 2b beschrieben. Der DRAM-Speicher besteht aus einem DRAM-Speicherfeld und einer Anschlusslogik. Sowohl das DRAM-Speicherfeld als auch die Anschlusslogik werden durch Feldeffekt-Transistoren implementiert. Zur Herstellung des DRAM-Speichers wird zunächst ein (nicht dargestellter) Isolationsgraben ausgebildet und in dem Halbleitersubstrat 1 werden durch Implantierung eine p-Wanne 2 und eine n-Wanne 3 ausgebildet. Zwischen den beiden Wannen 2, 3 wird ein Isoliergraben (STI: Shallow Trench Isolation) ausgebildet. In weiteren Schritten werden die Gate-Oxid-